



## Correction de la Série d'exercices n°1

### Architecture des Ordinateurs

Casse : 1<sup>ier</sup> Année ARS

Dr. KRIFA AbdelKader

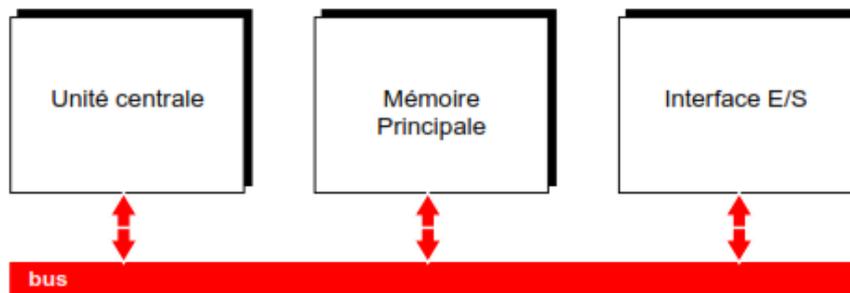
Exercice n°.1 :(architecture générale)

1.1. Donner à l'aide d'un schéma, l'architecture de Von Neumann.

*Pour traiter une information, un microprocesseur seul ne suffit pas, il faut l'insérer au sein d'un système minimum de traitement programmé de l'information. John Von Neumann est à l'origine d'un modèle de machine universelle de traitement programmé de l'information (1946). Cette architecture sert de base à la plupart des systèmes à microprocesseur actuel. Elle est composée des éléments suivants :*

- une unité centrale
- une mémoire principale
- des interfaces d'entrées/sorties

*Les différents organes du système sont reliés par des voies de communication appelées bus.*

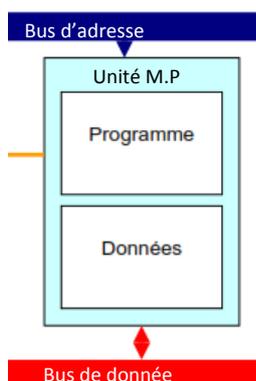


1.2. a. Dans une architecture de Von Neumann : où sont les données ?

1.3. b. où sont les programmes ?

*Dans une architecture de Von Neumann, les données et les programmes sont dans l'unité de la mémoire principale :*

1.2. c. comment le CPU sait-il où est la prochaine instruction à exécuter ?



*Le CPU sait où est la prochaine instruction à exécuter à l'aide de registre pointeur d'instruction (registre IP) Il contient toujours l'adresse de la prochaine instruction à exécuter.*

#### 1.4. Donner la définition d'un Bus et préciser les différents types des bus.

Un bus est un ensemble de fils qui assure la transmission du même type d'information. On retrouve trois types de bus véhiculant des informations en parallèle dans un système de traitement programmé de l'information :

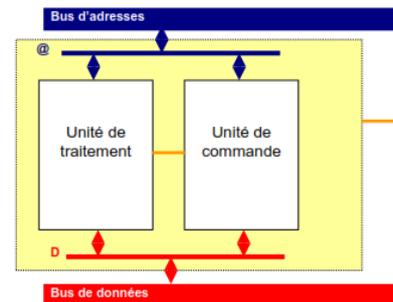
- un bus de données : bidirectionnel qui assure le transfert des informations entre le microprocesseur et son environnement, et inversement. Son nombre de lignes est égal à la capacité de traitement du microprocesseur.
- un bus d'adresses: unidirectionnel qui permet la sélection des informations à traiter dans un espace mémoire (ou espace adressable) qui peut avoir  $2^n$  emplacements, avec  $n$  = nombre de conducteurs du bus d'adresses.
- un bus de commande: constitué par quelques conducteurs qui assurent la synchronisation des flux d'informations sur les bus des données et des adresses.

#### 1.5. Donner la définition de l'unité centrale.

L'unité centrale est composée par le microprocesseur qui est chargé d'interpréter et d'exécuter les instructions d'un programme, de lire ou de sauvegarder les résultats dans la mémoire et de communiquer avec les unités d'échange. Toutes les activités du microprocesseur sont cadencées par une horloge.

On caractérise le microprocesseur par :

- sa fréquence d'horloge : en MHz ou GHz
- le nombre d'instructions par secondes qu'il est capable d'exécuter : en MIPS
- la taille des données qu'il est capable de traiter : en bits



#### 1.6. Qu'elle est le rôle du la mémoire principale ?

La mémoire principale contient les instructions du ou des programmes en cours d'exécution et les données associées à ce programme. Physiquement, elle se décompose souvent en :

- une mémoire morte (ROM = Read Only Memory) chargée de stocker le programme. C'est une mémoire à lecture seule.
- une mémoire vive (RAM = Random Access Memory) chargée de stocker les données intermédiaires ou les résultats de calculs. On peut lire ou écrire des données dedans, ces données sont perdues à la mise hors tension.

**Remarque :** Les disques durs, disquettes, CDROM, etc... sont des périphériques de stockage et sont considérés comme des mémoires secondaires.

## Exercice n°.2 :(Microprocesseur)

### 2.1. Qu'est-ce qu'un registre ?

*Les registres sont les éléments de mémoire les plus rapides. Ils sont situés au niveau du processeur et servent au stockage des opérandes et des résultats intermédiaires.*

### 2.2. Donner la définition du registre d'état et citer 5 indicateurs d'états en précisant leurs fonctions.

*Le registre d'état est généralement composé de 8 bits à considérer individuellement. Chacun de ces bits est un indicateur dont l'état dépend du résultat de la dernière opération effectuée par l'UAL. On les appelle indicateur d'état ou flag ou drapeaux. Dans un programme le résultat du test de leur état conditionne souvent le déroulement de la suite du programme. On peut citer par exemple les indicateurs de :*

- *retenue (carry : C)*
- *retenue intermédiaire (Auxiliary-Carry : AC)*
- *signe (Sign : S)*
- *débordement (overflow : OV ou V)*
- *zéro (Z)*
- *parité (Parity : P)*

### 2.3. Sachant que le bus d'adresse du processeur est de 16 bits et que le bus de données est d'un octet, quelle est la taille de l'espace mémoire maximum que celui-ci peut adresser ?

*La taille de l'espace mémoire maximum =  $2^{16} \times 8 \text{ bits} = 2^4 \times 2^{10} \text{ octets} = 16 \text{ KO}$ .*

### 2.4. Définir les éléments essentiels d'un microprocesseur et donner le rôle de chacun d'eux.

*Un microprocesseur est construit autour de deux éléments principaux :*

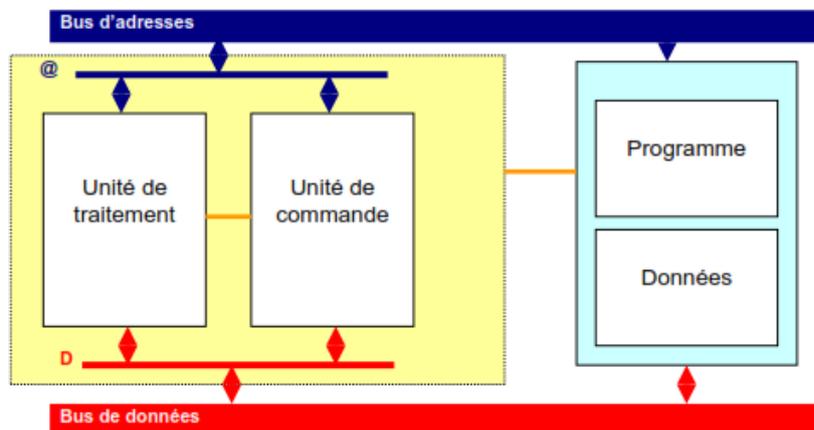
➤ *Une unité de commande :*

*Elle permet de séquencer le déroulement des instructions. Elle effectue la recherche en mémoire de l'instruction. Comme chaque instruction est codée sous forme binaire, elle en assure le décodage pour enfin réaliser son exécution puis effectue la préparation de l'instruction suivante.*

➤ *Une unité de traitement :*

*C'est le cœur du microprocesseur. Elle regroupe les circuits qui assurent les traitements nécessaires à l'exécution des instructions.*

L'unité de commande et l'unité de traitement sont associées à des registres chargées de stocker les différentes informations à traiter. Ces trois éléments sont reliés entre eux par des bus interne permettant les échanges d'informations.



2.5. Pour le  $\mu P$  80x86, donner le nom, la taille et expliquer le rôle des registres suivants : CX, SP, DI et IP.

*CX* : registre compteur de taille 16 bits peut être également considéré comme 2 registres sur 8 bits. Il sert à contenir temporairement des données. C'est un registre général mais il peut être utilisé pour des opérations particulières. Exemple : CX=compteur.

*SP* : Stack Pointer, pointeur de pile (la pile est une zone de sauvegarde de données en cours d'exécution d'un programme) ; de taille 16 bits.

*DI* : Destination Index de taille 16 bits, Il est utilisé pour les transferts de chaînes d'octets entre deux zones mémoire.

*IP* : Pointeur d'instruction, de taille 16 bits, il contient l'adresse de la prochaine instruction à exécuter.

2.6. Quel doit être la taille de bus d'adresse d'un processeur 16 bits pour qu'il puisse accéder à une mémoire de 32 Ko ?

*La taille de l'espace mémoire maximum=32Ko=  $2^5 \times 2^{10}$  8bits =  $2^{14}$   $\times$  16 bits.*

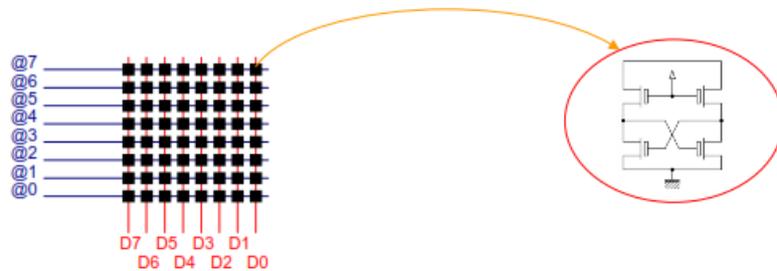
*La taille de bus d'adresse=14 bits (fils conducteurs).*

Exercice n°.3 :(Mémoires)

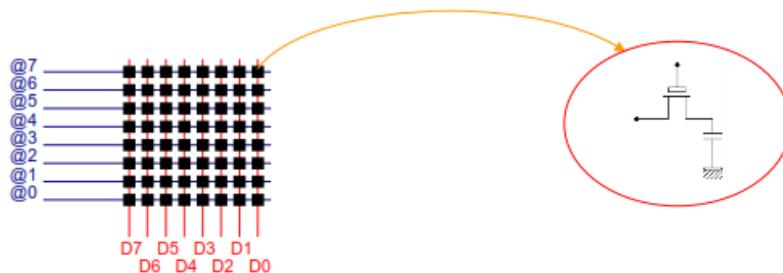
3.1. Quelles sont les principales différences entre la DRAM et la SRAM ? Où utilise-t-on de la DRAM ? De la SRAM ?

Les principales différences entre la DRAM et la SRAM sont :

- Le principe sur lequel est basée la notion de mémorisation où Le bit mémoire d'une RAM statique (SRAM) est composé d'une bascule. Chaque bascule contient entre 4 et 6 transistors



et dans les RAM dynamiques (DRAM), l'information est mémorisée sous la forme d'une charge électrique stockée dans un condensateur (capacité grille substrat d'un transistor MOS).



- **Densité d'intégration**, car un point mémoire nécessite environ quatre fois moins de transistors que dans une mémoire statique.
- **La consommation**, on retrouve donc aussi très réduite pour la DRAM par rapport à celui de la SRAM.
- **Le débit** : c'est le nombre maximum d'informations lues ou écrites par seconde.

En général les mémoires dynamiques, qui offrent une plus grande densité d'information et un coût par bit plus faible, sont utilisées pour la mémoire centrale, alors que les mémoires statiques, plus rapides, sont utilisées lorsque le facteur vitesse est critique, notamment pour des mémoires de petite taille comme les caches et les registres.

3.2. Quelles sont les principales différences entre la RAM et le ROM ? Où utilise-t-on de la ROM ?

Pour certaines applications, il est nécessaire de pouvoir conserver des informations de façon permanente même lorsque l'alimentation électrique est interrompue. On utilise alors des mémoires

mortes ou mémoires à lecture seule (ROM : Read Only Memory). Ces mémoires sont non volatiles. Ces mémoires, contrairement aux RAM, ne peuvent être que lues. L'inscription en mémoire des données reste possible mais est appelée programmation. Suivant le type de ROM, la méthode de programmation changera. La mémoire de type ROM est utilisée comme bios et dans le microprocesseur comme séquenceur ou automate micro programmé etc.

3.3. La mémoire d'un ordinateur est constituée d'un assemblage de plusieurs circuits mémoires, comme celui représenté sur la figure 3.

Les entrées  $A_i$  codent l'adresse d'un mot mémoire. Les entrées/sorties  $D_j$  communiquent avec le bus de données (écriture ou lecture d'un mot en mémoire). Ce boîtier a 3 entrées de commande CS, WE, et OE, actives en inverse. Lors d'une opération de lecture, le rôle de signal CS (chip select) est de sélectionner un des boîtiers : pour un boîtier donné, cette entrée autorise la lecture ou l'écriture. Dans ce cas, WE (write enable) provoque l'écriture, tandis qu'OE (output enable) provoque la lecture. La taille d'une mémoire est exprimée en Kilo (1Kilo, noté  $1K=2^{10}=1024_{(10)}$ ).

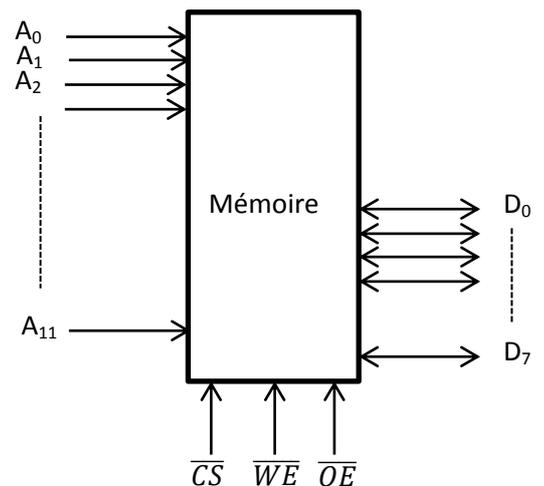
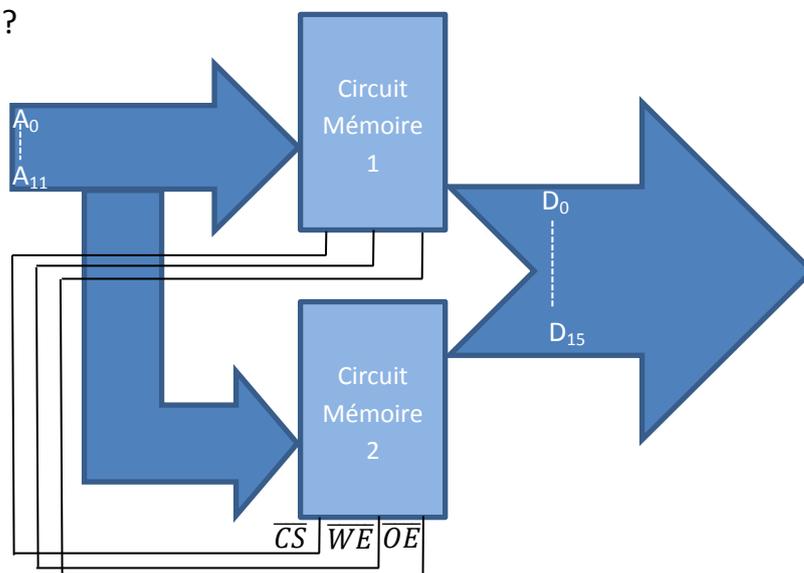


Figure.3

3.3.1. Déterminer la taille des mots mémoire et la capacité de ce boîtier en Ko.

*La capacité de ce boîtier en Ko =  $2^{12} \times 8\text{bits} = 2^2 \times 2^{10}$  octets = 4Ko*

3.3.2. En assemblant des boîtiers de ce type : comment réaliser un espace mémoire de 4K mots de 16 bits ?



3.3.3. Quelle est la taille de bus d'adresse nécessaire afin de couvrir un espace mémoire de 8K mots de 16 bits si on suppose que le bus des données est de taille de 16 bits.

*La capacité de ce mémoire en Ko = 8K mots de 16 bits =  $2^3 \times 2^{10}$  octets =  $2^{13}$  × 16 bits.*

*Donc la taille de bus d'adresse est de 13 bits.*